

Nom Prénom :

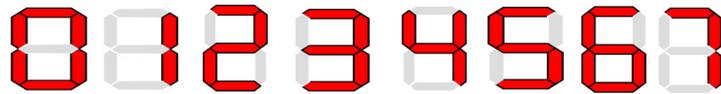
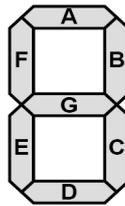
Numéro :

Examen DIU Bloc3 - Partie Architecture des circuits
Durée QCM (10mn)+ exercice(20 min)

Aucun document autorisé.

Exercice 1. Dans ce projet, nous souhaitons réaliser une conception partielle d'un circuit logique réalisant l'affichage des nombres 0-7 sur un afficheur 7-segments. L'entrée de ce circuit est codée sur 3-bits ($E_2 E_1 E_0$). Nous considérons qu'un segment est allumé lorsque l'entrée associée est au niveau logique '1', et s'éteint au niveau logique '0'. Dans cet exercice, nous nous focalisons uniquement sur un circuit logique qui va contrôler les segments **G** et **F** (2 sorties).

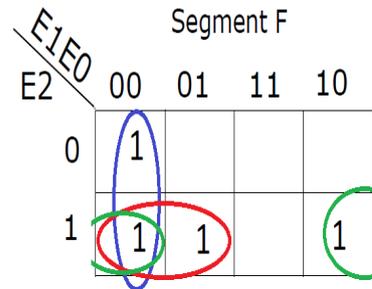
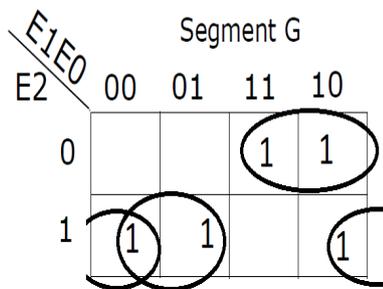
Afficheur



Question 1 (2 pt). Complétez la table de vérité du circuit :

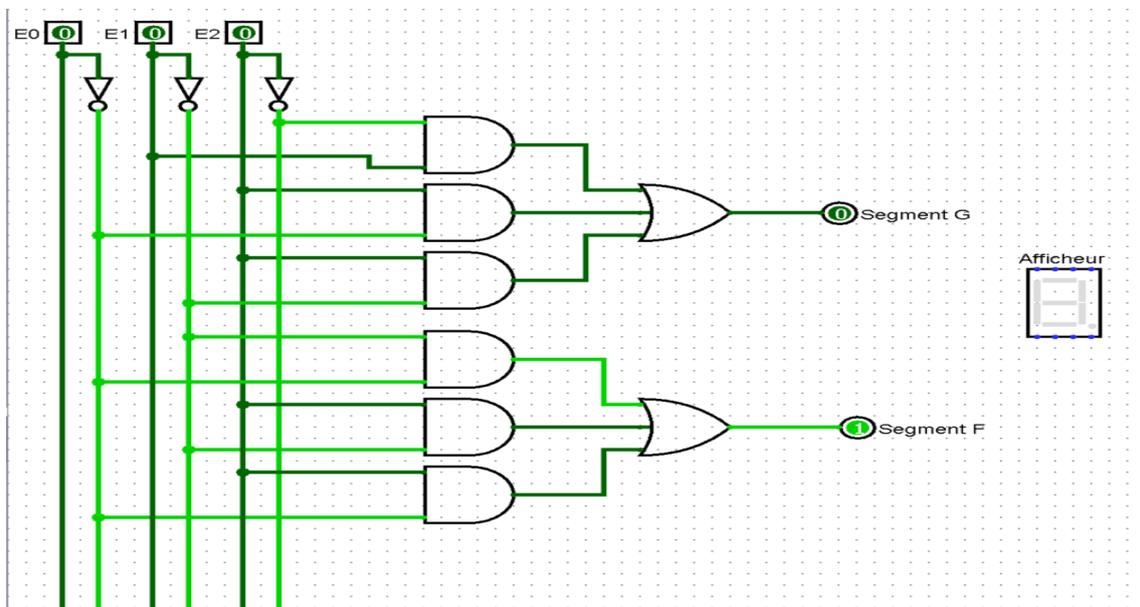
N	E_2	E_1	E_0	Segment G	Segment F
0	0	0	0	0	1
1	0	0	1	0	0
2	0	1	0	1	0
3	0	1	1	1	0
4	1	0	0	1	1
5	1	0	1	1	1
6	1	1	0	1	1
7	1	1	1	0	0

Question 2 (2 pt). Donnez les équations logiques simplifiées au maximum de $SegmentG$, $SegmentF$ en utilisant soit les tableaux de Karnaugh ou algèbriquement (en utilisant les propriétés de l'algèbre de Boole).



- Segment $G = \overline{E_2} \cdot E_1 + E_2 \overline{E_0} + E_2 \cdot \overline{E_1}$
- Segment $F = \overline{E_1} \cdot \overline{E_0} + E_2 \overline{E_1} + E_2 \cdot \overline{E_0}$

Question 3 (2 pt). Tracez le logigramme de ce circuit (vous pouvez utiliser des portes à plusieurs entrées).



Bon courage...